

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 11-178327

(43) Date of publication of application : 02.07.1999

(51) Int.CI.

H02M 3/155
H02M 7/217

(21) Application number : 09-350205

(71) Applicant : CANON INC

(22) Date of filing : 05.12.1997

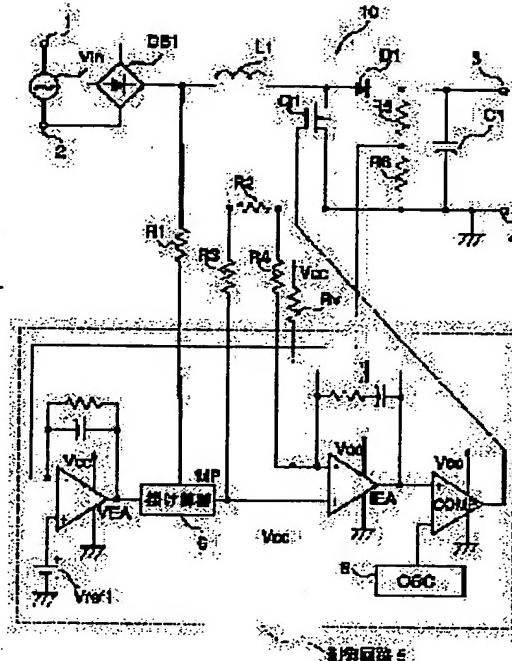
(72) Inventor : MINE RYUTA

(54) SWITCHING TYPE DIRECT CURRENT POWER DEVICE

(57) Abstract:

PROBLEM TO BE SOLVED: To prevent a spiny input current containing a large number of higher harmonics components from flowing in a switching type DC device using a booster chopper type active filer circuit for a rectifying circuit.

SOLUTION: A power device is provided with an active filter circuit 10, consisting of a rectifying circuit DB1 which full-wave rectifies an AC power voltage a booster-type chopper circuit which inputs a rectified pulsating voltage and outputs a DC voltage, a current detecting means R2 which detects a pulsating current flowing in the circuit, and a control circuit 5 which controls the booster-type chopper circuit so that the detected pulsating current becomes analogous to the voltage waveform of the AC input. In this case, a current supplying means Rv, which apparently shows an current to flow outward in the current detecting means R2, is provided.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(51) Int.Cl.
H 02 M 3/155
7/217

識別記号

F I
H 02 M 3/155
7/217

F

審査請求 未請求 請求項の数2 FD (全7頁)

(21)出願番号 特願平9-350205
(22)出願日 平成9年(1997)12月5日

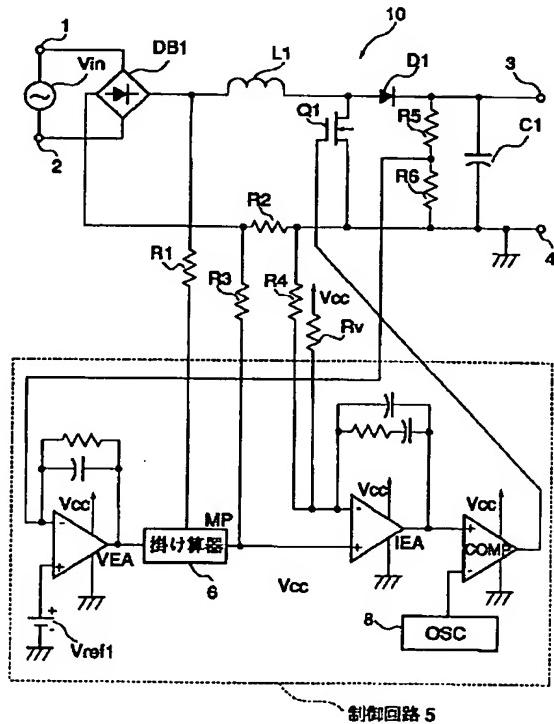
(71)出願人 000001007
キヤノン株式会社
東京都大田区下丸子3丁目30番2号
(72)発明者 峯 隆太
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内
(74)代理人 弁理士 渡部 敏彦

(54)【発明の名称】スイッチング型直流電源装置

(57)【要約】

【課題】 整流回路に昇圧チョッパ型アクティブフィルタ回路を用いたスイッチング型直流電源装置において、多くの高調波成分を含んだ棘状の入力電流が流れることを防止するようにしたスイッチング型直流電源装置を提供する。

【解決手段】 交流電源電圧を全波整流する整流回路D1と、整流した脈流電圧を入力して直流電圧を出力する昇圧型チョッパ回路と、回路を流れる脈流電流を検出する電流検出手段R2と、検出した脈流電流が交流入力電圧波形と相似形となるように昇圧型チョッパ回路10を制御する制御回路5とから成るアクティブフィルタ回路10を備えたスイッチング型直流電源装置において、電流検出手段R2に見掛け上電流が流れているようにせしめる電流供給手段Rvを備えた構成としたものである。



制御回路5

【特許請求の範囲】

【請求項1】 交流電源を入力し、前記交流電源の電圧を全波整流する整流回路と、前記整流回路の出力電圧を入力して直流電圧を出力する昇圧型チョッパ回路と、回路を流れる前記整流回路により整流された脈流電流を検出する電流検出手段と、前記電流検出手段により検出した脈流電流波形が交流入力電圧波形と相似形となるように前記昇圧型チョッパ回路を制御する制御回路とから成るアクティブフィルタ回路を備えたスイッチング型直流電源装置において、前記電流検出手段に見掛け上電流が流れているようにせしめる電流供給手段を備えたことを特徴とするスイッチング型直流電源装置。

【請求項2】 前記電流供給手段は、一端が所定の電源に接続され、他端が前記電流検出手段に接続される抵抗素子であることを特徴とする請求項1に記載のスイッチング型直流電源装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、商用交流電源から安定化直流電圧を作り出すスイッチング型直流電源装置に関し、特に複写機やプリンタ等のように同一機器内にヒータやランプ等を有し、その機器全体で多くの高調波成分を発生させてしまう機器において機器全体で発する入力電流の高調波成分を低減するために、機器の定電圧電源装置の整流平滑回路に昇圧チョッパで構成されたアクティブフィルタを採用したスイッチング型直流電源装置に関する。

【0002】

【従来の技術】 今日、スイッチング型直流電源装置の整流平滑回路として広く採用されているコンデンサインピット方式の整流回路は、平滑コンデンサの充電期間、いわゆる導通角の期間のみしか入力電流が流れず、どうしても入力電流の実効値に対して数倍のピーク値を持ったパルス状の入力電流が流れてしまい、力率も0.6程度に止まってしまっているというのが現状であり、この力率の低下の際に生じる高調波ノイズが最近問題になっている。

【0003】 その理由は、パルス状の電流波形は、多くの高調波成分を含むためにコンデンサインピット方式の整流回路を採用した電源装置を持つ機器が同じ商用交流電源ラインに接続されると、その数が多くなればなる程、商用交流ライン波形を歪めることになり、その結果、他の機器の誤動作を引き起こしたり、また、ピーク電流とラインインピーダンスにより、商用交流電圧波形の頂上がつぶれた台形になり、それでも定電力を供給するために更に商用交流電流が増加し、益々シャープなパルス波形となってしまう。そして、このことが更に電圧下降を増大させて悪循環をもたらす、といったような問

題が発生することによるものである。

【0004】 近年、これら力率や高調波ノイズの問題を解決するために様々な方式が提案されているが、その中で、トランジスタ、FET等のアクティブ素子を高速でスイッチングしてフィルタ効果を向上させ、同時に、小型化を実現することができるアクティブフィルタが注目を集めている。

【0005】 整流部にアクティブフィルタを用いたスイッチング電源装置は、入力電圧が変動しても出力電圧を常に一定に維持するというスイッチング電源の機能に加えて、商用交流入力電流、商用交流入力電圧波形を検出し、商用交流入力電流波形が商用交流入力電圧波形の相似形となるようにパルス幅制御（PWM制御）しているため、入力電流は、常に正弦波となり、力率の向上、高調波ノイズの低減が可能で、従来のコンデンサインピット型の整流回路と比較して平滑コンデンサへの突入電流も1/10～1/5程度に抑制できる。また、電流リップルが小さくなるので、平滑コンデンサの容量が小さくでき小型化が可能である等の多くのメリットがある。

【0006】 図3は、従来のスイッチング型直流電源装置の構成図である。この電源装置は、昇圧チョッパ型のアクティブフィルタを用いたスイッチング型直流電源装置で、入力側が交流電源入力端子1、2に接続され、交流入力電圧を全波整流する整流回路例えば、ダイオードブリッジDB1、ダイオードブリッジDB1から出力された脈流電圧を平滑して直流電圧を出力する昇圧チョッパ型のアクティブフィルタ回路（以下「アクティブフィルタ」という）10により構成されている。アクティブフィルタ10の出力端子3、4には、図示していないが、一般的には負荷としてアクティブフィルタ10の直流出力を入力とするDC-DCコンバータが接続され、このDC-DCコンバータは、5Vや24V等の直流定電圧を出力し夫々の負荷に供給している。

【0007】 アクティブフィルタ10は、ダイオードブリッジDB1のプラス（+）側出力端子に接続されたチョークコイルL1、ダイオードブリッジDB1により全波整流された脈流電圧をスイッチングするスイッチング素子例えば、電界効果トランジスタ（以下「FET」という）Q1、チョークコイルL1に蓄えられた電磁エネルギーを転流し、かつ平滑用コンデンサC1に蓄えられたエネルギーの逆流を防止して脈流電圧を整流する整流ダイオードD1、ダイオードブリッジDB1により整流された入力電圧（脈流電圧）波形を検出するための正弦波検出抵抗R1、回路を流れる電流を検出するための電流検出抵抗R2、出力電圧を検出するための出力電圧検出抵抗R5、R6、平滑用コンデンサC1、及び出力端子3、4間の出力電圧が一定で更に交流入力電流波形が正弦波になるように、スイッチングFET Q1を駆動するための駆動パルス（ゲートパルス）をPWM制御（パルス幅変調制御）するためのアクティブフィルタ制御回路（以下

単に「制御回路」という) 5等により構成されている。

【0008】制御回路5は、出力定電圧制御のための電圧エラーアンプV EA、商用入力電流波形を正弦波に制御するための電流エラーアンプI EA、この電流エラーアンプI EAに所定の閾値を付与するための掛け算器(MP)6、発振器(OCS)8、駆動パルスの最大ONデューティを制限するための最大ONデューティ制限電圧V ref2、電流エラーアンプI EAの出力と最大ONデューティ制限電圧V ref2から低い電圧を選択しコンパレータCOMPに供給する最小値電圧選択回路7、この最小値電圧選択回路7の出力と発振器8の出力波形とを比較しスイッチングFETQ1をON-OFFするための駆動パルスを出力するコンパレータCOMP等により構成されている。

【0009】入力端子1、2から供給された商用交流電圧は、ダイオードブリッジD B1において全波整流されて脈流電圧とされアクティブフィルタ10に供給される。アクティブフィルタ10は、スイッチングFETQ1により供給された脈流電圧を数十kHz以上の周波数で全周期に亘りスイッチングしており、スイッチングFETQ1がONしている期間は、チョークコイルL1を介してスイッチングFETQ1に電流が流れ、当該チョークコイルL1に電磁エネルギーが蓄えられる。次に、スイッチングFETQ1がOFFするとチョークコイルL1に蓄えられていた電磁エネルギーが整流ダイオードD1を通して平滑コンデンサC1を充電すると共に出力端子3を介して前述したDC-DCコンバータ等の負荷に供給される。

【0010】スイッチングFETQ1のON-OFFは、制御回路5により制御されており、出力端子3、4に直流定電圧を出力すると共に、入力電流波形が正弦波になるようなPWM制御(パルス幅制御)が行われている。

【0011】制御回路5は、出力電圧検出抵抗R5、R6により出力電圧を、正弦波検出抵抗R1により全波整流された脈流電圧波形を、電流検出抵抗R2により回路を流れる電流等を検出し、出力端子3、4に直流定電圧を出力すると共に回路に流れる交流入力電流が正弦波形になるように、スイッチング素子であるFETQ1のゲートに供給する駆動パルス(ゲートパルス)のパルス幅をコントロールしている。尚、図中電圧Vccは、制御回路5の電源である。

【0012】制御回路5の動作を詳細に説明する。

【0013】電圧エラーアンプV EAは、出力直流電圧を負荷変動や入力変動に対して安定化させるために、出力電圧分圧抵抗R5、R6によって検出される出力電圧の分圧値が基準電圧V ref1と等しくなるように、掛け算器6に入力するための或る直流電圧(この電圧が掛け算器6の出力である閾値の大きさを決める)を出力している。掛け算器6は、正弦波検出抵抗R1で検出され

た正弦波波形(この検出波形が掛け算器6の出力の波形を決める)と電圧エラーアンプV EAの出力と掛け合わせ電流エラーアンプI EAに入力する閾値を出力している。

【0014】電流エラーアンプI EAは、回路を流れる電流の電流検出抵抗R2での電圧降下分が掛け算器6の出力である閾値と等しくなるように作動し、電流エラーアンプI EAの出力と発振器8の出力をコンパレータCOMPに入力することでスイッチングFETQ1を駆動するためのパルスを得ている。このスイッチングFETQ1を駆動するための駆動パルスは、原理上はONデューティが0~100%まで制御可能であるが、このままでは、入力である商用交流電源の商用サイクルの瞬時値の0V付近においてONデューティが100%近くで動作し、スイッチングFETQ1のオフ時間も考慮すると、実際にはスイッチングFETQ1がきちんとOFFできずに、或る一定時間の間チョークコイルL1とスイッチングFETQ1に電流が流れ続ってしまう可能性があるため、最大ONデューティ制限基準電圧V ref2(この電圧は、発振器8の振幅と設定する最大ONデューティによって決定される)と最小値電圧選択回路7を設け、この最小値電圧選択回路7において、電流エラーアンプI EAの出力と最大ONデューティ制限基準電圧V ref2を比較して低い方の電圧をコンパレータCOMPに入力している。つまり、最大ONデューティ制限基準電圧V ref2が発振器8の出力と比較した場合にONデューティを80%程度になるような電圧に設定されれば、電流エラーアンプI EAが100%近いデューティを要求したとしてもONデューティ波80%以上になることはない。

【0015】図4は、図3の各部の波形の一例を示す図である。図4(a)に電流エラーアンプI EAの出力電圧V I EAoutの波形、図4(b)に交流入力電流I inの波形、図4(c)に交流入力電圧V inの波形を示す。図4において時刻t1からt2は、通常のPWM制御(パルス幅制御)が行われている期間である。そして、交流入力電圧V inの瞬時値が徐々に低下して、時刻t2において最大ONデューティでの動作が開始する。すると、電流検出抵抗R2には、掛け算器6の所望する電流が流れないとため、出力電圧V I EAoutが駆動パルスのON時間幅を広げる方向に動作し出し、この状態に張り付いてしまう。

【0016】そして、交流入力電圧V inが一旦0Vとなり、瞬時値が徐々に上昇し、時刻t3で最大ONデューティでの動作が解除される電圧に達すると、今度は出力電圧V I EAoutは、駆動パルスを狭める方向に動作しだす。しかし、電流エラーアンプI EAは、交流入力電源周波数の倍の周波数で応答するため、出力電圧V I EAoutは、ゆっくり低下し、張り付いた状態から掛け算器6の所望するON時間幅まで変化するのに時間

が掛かってしまい（時刻 t_4 で出力電圧 $V_{I E A o u t}$ の変化が追いつく）、その間は最大ONデューティ近傍で動作することとなり、交流入力電流 I_{in} の波形に示すように時刻 t_3 から t_4 にかけて棘状の入力電流が流れてしまう。尚、図中時刻 t_4 は、時刻 t_1 と同じ状態である。

【0017】

【発明が解決しようとする課題】従来の整流回路に昇圧型チョッパで構成されたアクティブフィルタを用いたスイッチング型直流電源装置においては、最大ONデューティが制限されている期間、つまり入力である商用交流電源の瞬時値が0V付近において、掛け算器出力の所望の入力電流が流れないため、電流エラーアンプ出力は、パルス幅を広げる方向に張り付いてしまうことがある。そして、商用交流電源電圧の瞬時値が徐々に増加し、最大ONデューティ制限が解除される位まで上昇し、最大ONデューティ制限が解除されると、電流エラーアンプの応答が余り速くないこともあり、その瞬間に交流入力電流に多くの高調波成分を含んだ棘状の電流が流れてしまうという問題があった。

【0018】本発明は、上述の点に鑑みてなされたもので、整流回路に昇圧チョッパ型アクティブフィルタ回路を用いたスイッチング型直流電源装置において、多くの高調波成分を含んだ棘状の入力電流が流れることを防止するようにしたスイッチング型直流電源装置を提供することを目的とする。

【0019】

【課題を解決するための手段】上記目的を達成するために、本発明の請求項1に係るスイッチング型直流電源装置は、交流電源を入力し、前記交流電源の電圧を全波整流する整流回路と、前記整流回路の出力電圧を入力して直流電圧を出力する昇圧型チョッパ回路と、回路を流れる前記整流回路により整流された脈流電流を検出する電流検出手段と、前記電流検出手段により検出した脈流電流波形が交流入力電圧波形と相似形となるように前記昇圧型チョッパ回路を制御する制御回路とから成るアクティブフィルタ回路を備えたスイッチング型直流電源装置において、前記電流検出手段に見掛け上電流が流れているようにせしめる電流供給手段を備えたことを特徴とする。

【0020】請求項2に係わるスイッチング型直流電源装置は、請求項1に係わるスイッチング型直流電源装置において、前記電流供給手段は、一端が所定の電源に接続され、他端が前記電流検出手段に接続される抵抗素子であることを特徴とする。

【0021】

【発明の実施の形態】以下本発明の実施の形態を図面を参照して説明する。

【0022】図1は、本発明に係るスイッチング型直流電源装置の構成図である。図1において図3と同一の符

号で示されたものは、同一なものであり同一の機能を持つものとしここでは説明を省略する。

【0023】図1において、図3に示すスイッチング型直流電源装置と異なる点は、制御回路5の電源 $V_{c c}$ と電流エラーアンプ I_{EA} の反転入力端子間に抵抗 R_v が接続されている点と、最小値電圧選択回路7、最大ONデューティ設定電圧 V_{ref2} が削除されている点である。

【0024】以下に回路動作を説明する。

10 【0025】定常時における動作は、図3に示す従来のスイッチング型直流電源装置の場合と同様である。

【0026】入力端子1、2から供給された商用交流電圧は、ダイオードブリッジDB1において全波整流されて脈流電圧とされアクティブフィルタ10に供給される。アクティブフィルタ10は、スイッチングFETQ1により供給された脈流電圧を数十kHz以上の周波数で全周期にわたりスイッチングしており、スイッチングFETQ1がONしている期間は、 chokeコイルL1を介してスイッチングFETQ1に電流が流れ、当該 chokeコイルL1に電磁エネルギーが蓄えられる。次に、スイッチングFETQ1がOFFすると chokeコイルL1に蓄えられていた電磁エネルギーが整流ダイオードD1を通して平滑コンデンサC1を充電すると共に出力端子3を介して前述したDC-DCコンバータ等の負荷に供給される。

20 【0027】スイッチングFETQ1のON-OFFは、制御回路5により制御されており、出力端子3、4に直流定電圧を出力すると共に、入力電流波形が正弦波になるようなPWM制御（パルス幅制御）が行われている。

【0028】制御回路5は、出力電圧検出抵抗R5、R6により出力電圧を、正弦波検出抵抗R1により全波整流された脈流電圧波形を、電流検出抵抗R2により回路を流れる電流等を検出し、出力端子3、4に直流定電圧を出力すると共に回路に流れる交流入力電流が正弦波形になるように、スイッチング素子であるFETQ1のゲートに供給する駆動パルス（ゲートパルス）のパルス幅をコントロールしている。

30 【0029】次に、制御回路5の動作を詳細に説明する。

【0030】電圧エラーアンプ V_{EA} は、出力直流電圧を負荷変動や入力変動に対して安定化させるために、出力電圧分圧抵抗R5、R6によって検出される出力電圧の分圧値が基準電圧 V_{ref1} と等しくなるように、掛け算器6に入力するための或る直流電圧（この電圧が掛け算器6の出力である閾値の大きさを決める）を出力している。掛け算器6は、正弦波検出抵抗R1で検出された正弦波波形（この検出波形が掛け算器6の出力の波形を決める）と電圧エラーアンプ V_{EA} の出力と掛け合わせ電流エラーアンプ I_{EA} に入力する閾値を出力してい

る。

【0031】電流エラーアンプ I E A は、回路を流れる電流の電流検出抵抗 R 2 での電圧降下分が掛け算器 6 の出力である閾値と等しくなるように作動し、電流エラーアンプ I E A の出力と発振器 8 の出力をコンパレータ C O M P に入力することでスイッチング F E T Q 1 を駆動するためのパルスを得ている。

【0032】このスイッチング F E T Q 1 を駆動するための駆動パルスは、原理上は ON デューティが 0 ~ 100 % まで制御可能であるが、このままでは、入力である商用交流電源の商用サイクルの瞬時値の 0 V 付近において ON デューティが 100 % 近くで動作し、スイッチング F E T Q 1 のオフ時間も考慮すると、実際にはスイッチング F E T Q 1 がきちんと OFF できずに、或る一定時間の間チョークコイル L 1 とスイッチング F E T Q 1 に電流が流れ続けてしまう可能性がある。

【0033】そこで、電流供給手段としての抵抗 R v を追加することにより、電流エラーアンプ I E A から見れば、見かけ上電流検出抵抗 R 2 に電流が流れているようになるため、商用交流入力電圧の瞬時値が徐々に低下していくと、或る瞬時値を境に電流エラーアンプ I E A の出力はパルス幅を絞る方向に動作する。そして、一旦商用交流入力電圧が 0 V となり、瞬時値が上昇していくと或る瞬時値を境にして電流エラーアンプ I E A は、徐々にパルス幅を広げる方向に動作するため、商用交流周波数の各サイクルにおいてソフトスタートが掛かっているように動作し、棘状の電流が流れることが防止される。

【0034】図 2 は、図 1 の各部の波形の一例を示す図である。図 2 (a) に電流エラーアンプ I E A の出力電圧 V I E A o u t の波形、図 2 (b) に交流入力電流 I i n の波形、図 2 (c) に交流入力電圧 V i n の波形を示す。

【0035】図 2において時刻 t 1 から t 2 は、通常の PWM 制御 (パルス幅制御) が行われている期間である。そして、交流入力電圧 V i n の瞬時値が徐々に低下して、時刻 t 2 において電圧 V c c と抵抗 R v による見かけ上の電流と逆転し、出力電圧 V I E A o u t が駆動パルスの ON 時間幅を狭める方向に動作し出す。

【0036】交流入力電圧 V i n が一旦 0 V となり、瞬時値が徐々に上昇していくと今度は時刻 t 3 で出力電圧 V I E A o u t は再度、駆動パルスを広げる方向に動作し出し、時刻 t 4 まで徐々に駆動パルスを広げていく。そして、掛け算器 6 の要求するパルス幅と一致するのが時刻 t 4 である。この期間、即ち、時刻 t 3 から t 4 の期間がソフトスタートの掛かっている期間である。尚、図中時刻 t 4 は、時刻 t 1 と同じ状態である。

【0037】結果として、入力電流瞬時値のある値以下の状態では、駆動パルスの ON 時間幅が狭められるよう電流エラーアンプ I E A の出力が動作するため、最大

ON デューティを制限する回路は不用であり、最小値電圧を選択する回路も不用となる。

【0038】また、抵抗 R v により常に或る電流が電流検出抵抗 R 2 に流れているように見せかけられるため、アクティブフィルタ起動時の出力電圧のオーバーシュートも低減させることができる。

【0039】このように、入力である商用交流電源の瞬時値が 0 V 付近において、掛け算器出力に所望の入力電流が入力電流検出抵抗に流れているように見せかけることによりパルス幅を絞る方向に張り付かせることで、多くの高調波成分を含んだ棘状の入力電流が流れてしまうことを防止すると共に、軽負荷時におけるアクティブフィルタ起動時の出力オーバーシュートも低減することができる。

【0040】尚、上記実施の形態では、抵抗 R v の一方の端子を制御回路 5 の電源 V c c と接続して当該電源 V c c から電流を供給するようにしたが、これに限るものではなく、基準電圧である V r e f 1 と接続して、当該基準電圧 V r e f 1 より電流を供給するようにしても、抵抗 R v の抵抗値を適切に選択することで同様の効果を得ることができる。

【0041】

【発明の効果】以上説明したように請求項 1 のスイッチング型直流電源装置によれば、交流電源を入力し、前記交流電源の電圧を全波整流する整流回路と、前記整流回路の出力電圧を入力して直流電圧を出力する昇圧型チョッパ回路と、回路を流れる前記整流回路により整流された脈流電流を検出する電流検出手段と、前記電流検出手段により検出した脈流電流波形が交流入力電圧波形と相似形となるように前記昇圧型チョッパ回路を制御する制御回路とから成るアクティブフィルタ回路を備えたスイッチング型直流電源装置において、前記電流検出手段に見掛け上電流が流れているようにせしめる電流供給手段を備えたことにより、交流入力電流に高調波成分を多く含んだ棘状の電流が流れることを防止すると共に、最大 ON デューティが 100 % 近くまで広がりすぎることを防止することができる。そのため、従来最大 ON デューティを制限するために設けていた基準電圧と最小値電圧選択回路が不用となり、安価な方法で、棘状の入力電流を防止し、且つ部品点数の削減、コストダウンが可能となる。

【0042】請求項 2 のスイッチング型直流電源装置によれば、電流供給手段は、一端が所定の電源に接続され、他端が電流検出手段に接続される抵抗素子とのことで、極めて簡単に構成することができる。

【図面の簡単な説明】

【図 1】本発明に係るスイッチング型直流電源装置の構成図である。

【図 2】図 1 の各部の波形の一例を示す図である。

【図 3】従来のスイッチング型直流電源装置の構成図で

ある。

【図4】図3の各部の波形の一例を示す図である。

【符号の説明】

- 1、2 入力端子（商用交流電源入力端子）
- 3、4 アクティブフィルタ出力端子
- 5 アクティブフィルタ制御回路

6 掛け算器

8 発振器

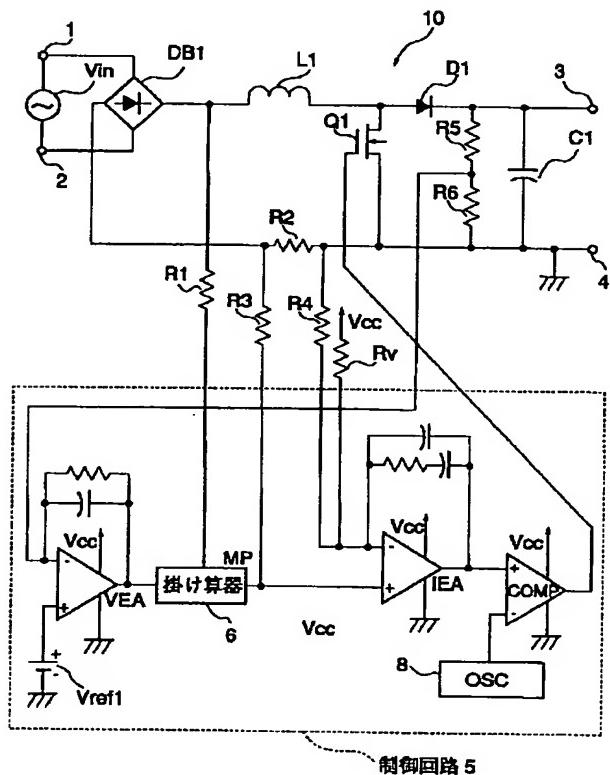
10 アクティブフィルタ回路

V EA 電圧エラーアンプ

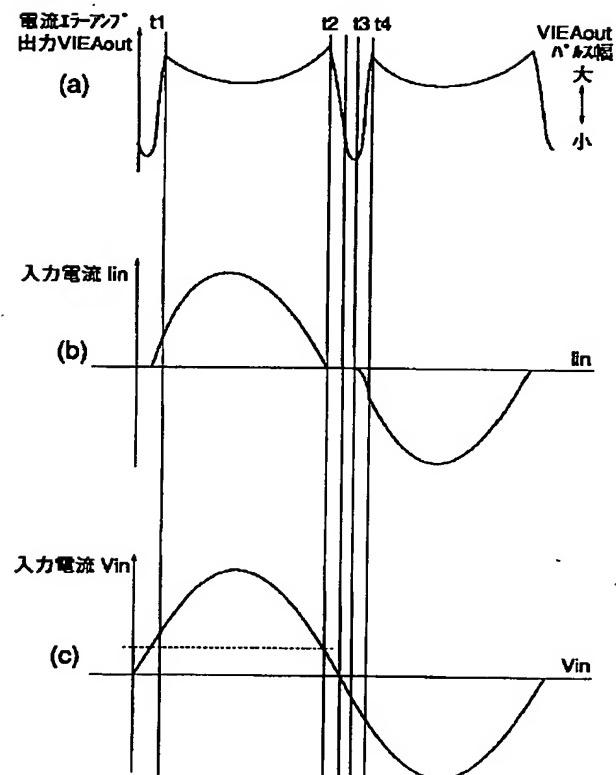
I EA 電流エラーランプ

C O M P コンパレータ

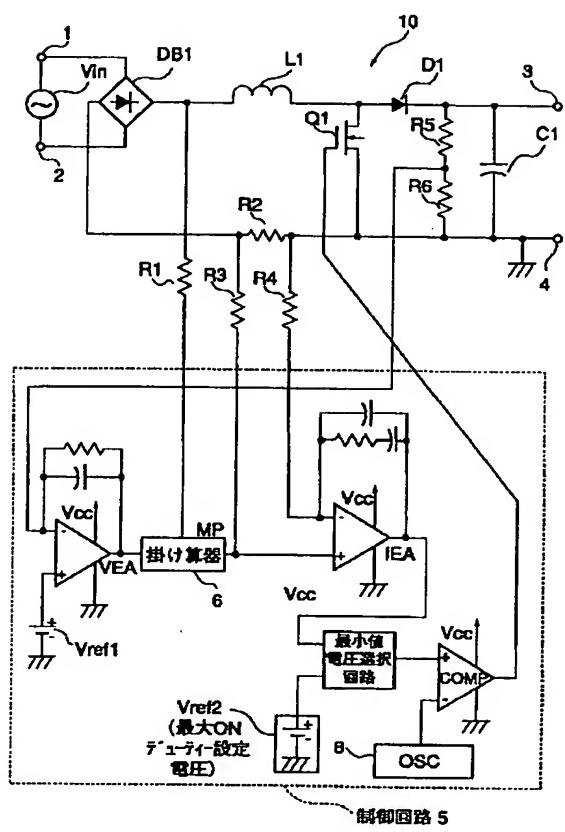
【図1】



【図2】



【図3】



【図4】

